

Datenblätter

Im zweiten Teil unserer Datenblattsammlung geht es um die intelligenten ICs im C 64 und in der Floppy. Die beiden CPUs (Central Processing Unite) machen diese Geräte erst einsatzfähig.

von Hans-Jürgen Humbert

Diesmal wenden wir uns den Prozessoren zu. Beide Mikrocomputer sind softwarekom-

patibel, d.h. sie verstehen die gleichen Befehle, besitzen aber auf der Hardwareseite erhebliche Unterschiede und können deshalb nicht ausgetauscht werden. Die CPU im C64 ist eine Spezialversion des 6502 mit zusätzlichem 6 Bit breiten Port. Dieser dient zur Datenübertragung und Steuerung der Datensette und zum Umschalten der Speicherbereiche.

6502 Central Processing Unit

6502

| | | | |
|--------------|----|----|--------------|
| GND | 1 | 40 | RES |
| RDY | 2 | 39 | $\Phi 2$ out |
| $\Phi 1$ out | 3 | 38 | so |
| IRQ | 4 | 37 | $\Phi 0$ in |
| NC | 5 | 36 | NC |
| NMI | 6 | 35 | NC |
| Sync | 7 | 34 | R/W |
| VCC | 8 | 33 | D 0 |
| A 0 | 9 | 32 | D 1 |
| A 1 | 10 | 31 | D 2 |
| A 2 | 11 | 30 | D 3 |
| A 3 | 12 | 29 | D 4 |
| A 4 | 13 | 28 | D 5 |
| A 5 | 14 | 27 | D 6 |
| A 6 | 15 | 26 | D 7 |
| A 7 | 16 | 25 | A 15 |
| A 8 | 17 | 24 | A 14 |
| A 9 | 18 | 23 | A 13 |
| A 10 | 19 | 22 | A 12 |
| A 11 | 20 | 21 | GND |

Die Urversion des C-64-Prozessors arbeitet in der Floppy. Dort übernimmt sie alle Steuerungen der Mechanik und ist für den Da-

tentransfer von und zum C64 zuständig. Sie ist zwar softwarekompatibel zum 6510, aber nicht pin-kompatibel.

| | | |
|---------|-------------|---------------------------------|
| 1 | GND | Versorgungsspannung - |
| 2 | RDY | Signale auf dem Datenbus gültig |
| 3 | $\Phi 1$ | Systemtakt aus |
| 4 | IRQ | Interrupt Request |
| 5 | NC | nicht benutzt |
| 6 | NMI | Non Maskable Interrupt |
| 7 | Sync | Ausgang für Single Step |
| 8 | VCC | Versorgungsspannung + |
| 9 - 20 | A0 - A11 | Adreßleitungen |
| 21 | GND | Versorgungsspannung - |
| 22 - 25 | A12 - 15 | Adreßleitungen |
| 26 - 33 | D7 - D0 | Datenleitungen |
| 34 | R/W | Schreib-/Lese-Auswahl |
| 35, 36 | NC | nicht benutzt |
| 37 | $\Phi 0$ in | Systemtakt Eingang |
| 38 | SO | set overflow |
| 39 | $\Phi 2$ | Systemtakt Ausgang |
| 40 | RES | Reset-Eingang |

6510 Central Processing Unit

6510

| | | | |
|-------------|----|----|--------------|
| $\Phi 0$ in | 1 | 40 | RES |
| RDY | 2 | 39 | $\Phi 2$ out |
| IRQ | 3 | 38 | R/W |
| NMI | 4 | 37 | D 0 |
| AEC | 5 | 36 | D 1 |
| VCC | 6 | 35 | D 2 |
| A 0 | 7 | 34 | D 3 |
| A 1 | 8 | 33 | D 4 |
| A 2 | 9 | 32 | D 5 |
| A 3 | 10 | 31 | D 6 |
| A 4 | 11 | 30 | D 7 |
| A 5 | 12 | 29 | P 0 |
| A 6 | 13 | 28 | P 1 |
| A 7 | 14 | 27 | P 2 |
| A 8 | 15 | 26 | P 3 |
| A 9 | 16 | 25 | P 4 |
| A 10 | 17 | 24 | P 5 |
| A 11 | 18 | 23 | A 15 |
| A 12 | 19 | 22 | A 14 |
| A 13 | 20 | 21 | GND |

Diese CPU verrichtet im C64 ihren Dienst. Sie ist eine Spezialversion des 6502. Ihre Besonderheit ist ein 6 Bit breiter Port, der es dem Prozessor direkt gestattet mit der

Außenwelt zu kommunizieren. Im C64 dient dieser Port einmal der Abfrage des Cassetten-Ports und zur Steuerung der PLA. Diese schaltet Speicherbereiche ein.

| | | |
|---------|-------------|--|
| 1 | $\Phi 0$ in | Systemtakt Eingang |
| 2 | RDY | Signale auf dem Datenbus gültig |
| 3 | IRQ | Interrupt Request |
| 4 | NMI | Non Maskable Interrupt |
| 5 | AEC | Eingang, um die CPU in den Tri-State Zustand zu schalten |
| 6 | VCC | Versorgungsspannung + |
| 7 - 20 | A0 - A13 | Adreßleitungen |
| 21 | GND | Versorgungsspannung - |
| 22, 23 | A14, 15 | Adreßleitungen |
| 24 - 29 | P5 - P0 | Port-Leitungen |
| 30 - 37 | D7 - D0 | Datenleitungen |
| 38 | R/W | Schreib-/Lese-Auswahl |
| 39 | $\Phi 2$ | Systemtakt Ausgang |
| 40 | RES | Reset-Eingang |